

. moPr 44: 14: 12 2 1

__48_ 9,12₈

1

48 9.13

特許广義官股

は、「一」 京都小平市上水本町 1450 番集 京家都小平市上水本町 1450 番集 にからヴックスムサンコウショウナイ 株式会社 日立長作所会正場内 より、カイトウノリオ

特許出願人

東京都千代田区丸の内一丁目5番1号

4 年(510)株式会社 日 立 製 作 中 山 **神**

代 理 人

新東京都千代田区丸の内一丁目5番1号井 株大会社 日 立 製 作 所 内 特 登

八 5 (7257) 分離土 澤 田 利

19 日本国特許庁

公開特許公報

①特開昭 50-55278

43公開日 昭50.(1975) 5.15

②特願昭 48-102051

②出願日 昭48 (1973) 9./2

審查請求... 未請求

(全4頁)

庁内整理番号 6851 57

6513 57

7113 57

62日本分類

99(5)HO

995)E2

995)02

60 Int. C12

HOIL 21/72

HOIL 29/48

HOIL 29/08.

発明の名称 半等体験量の製造方法 特許請求の概要

門一半等体系板上に至いに反方向電圧が長まる少さくとも 3 つのショットキー開発を形成する学 毎体接触の製造方法にかいて、半等体表質の一弾 に会異を被増せしめ、無処理して第1のショット キー開催を形成する第1の工程と、半等体表質の 他等に会異を被増して第3のショットキー開發を 形成する第3の工程とを少なくとも有する特徴と する半等体表徴の製造方法。

発明の評価を説明

本発現は半等体製量の製造方法に関し、特にショットや一部数ダイオード(Schottky Berrier Diode、以下 S B D と略称する)を有する半等体 集製器を対象とする。

トランジスタ論 環際路として、従来より第3個 化示すようにマルテエミッタ・トランジスタ QD コレタタ質に複数のスイプテング・トランジスタ Qz, Qz, Qzを組合せたます L (Transistor Traasistor Legie)が異知であり、かかるまでも のスイツテンダ選択を向上するために第5間(g)(b) に飛すよりに各スイツテング・トランジスタのペ ース・エミツタ間にSBDを接続した8BD。で でも分別である。

上記83D・TTLはスイッテング・トランジスタのペース・コレクタ間に83Dを介装し、スイッテング・トランジスタ08時にトランジスタのコレクタ・ペース間電圧を83D膜方向電圧マッでクランプし、必要以上にトランジスタが施和状態となることを抑止し、もつてペース容装電荷によるイッテンダ連旋低下を防止するように構成したものである。

上記すするにかいて、マルテエミッタ・トラン
シスタのロエミッタ入力側にはクランプ用ショット・ローバリアダイオードロールがそれぞれ要談さ / ガルてかり、かかるクランプ用ショット中でリヤダ / ゴーイオードは、エミッタ入力と他の敵難協議の出力
関を電気的に接続する配談との信号との信号反射
かよび不安全による信号放影のリンキングを被影

▼₀₁ = ▼₃₃₄ - ▼_y (ただし▼₃₃₄ はトランジスタ Qのペース・エミ ッタ開電圧)

により、この場合の83Dの原方向電圧です。は大きいことが要求される。このように83Dセモル にかいては、83Dは入力側のです。は小さく、出力側のです。は大きくというように8種類以上のですが要求される場合があり、これを一つの半導体器 様に形成するためには下配の方法が考えられるが、それぞれ間難がある。

すなわち、88Dの限方向電圧 Y_p を変える方法として(1)回数を変えること、(2)降数金属を変えることが考えられる。(1)の88D面数を変える方法では、第6億の83D面数の各ペラメータによる I_p $-V_p$ 特性に示すように、 Y_p を変えるには大幅に函数を変えるければならず、そのために

特別 昭50-55278(2) 集装密度の低下を来たすことになる。(3)の政業金 異を選択して展方向電圧 Vp を変える方法では、 その選択される電圧は複数的であり、連続的に制 等することができないばかりか、施業金具によっ ては下地たる BLOg 中 81 芸術との無序張係数の相 具による無的整合の関係等から不都合え場合が多い。

本原発男者は从一 81 系の 8 3 D の 原方向電圧 ポシンター (熱処理) 経度および時間により変化 するということに着意し上配の問題の解決を励つ たものである。したがつて本発明の 8 的は原方向 電圧の美なる 8 B ダを同一単導体基板内に形成す る技術を提供することにある。

7521

以下実施例にそつて本発明を具体的に説明する。 第1即は本発明を主要 81 高板上に単を会員と してショットキー準備を形成する場合の例を工程 (4)(3)(4)の版に示す工権限である。

(a) ア豊また 高板1上にの製塩込度を、n豊土ビ タキシヤル B.1 層 B.かよび P.戦アインレーション 賃収 6 を形成し、P.戦アイソレーション賃祉によ

り電気的に分離された各を設工ビタキシャル 81 領域 31,30 の一部に立鉱数層 5 を形成し、 5 6 に 81 層の表面に絶縁膜(810,)6 で被覆した単 毎体基体を用意する。

(b) 1つの立要エピタキシャル81 信城 5a 上の 能振度6の一部を窓路し、第1の降産全員 7 とし でMを業者し、8 50でまたは、それ以上の復度(乾燥 0x78回気)で10 分シンター(加無)する。 (d) 他の1つの立理エピタキシャル81 信城 5 b 上の絶最終の一部を穿護し、第2の除髪金質 8 と してのはを業者し、同じく8 50でまたはそれ以上 の環度で10 分シンターする。をかとの工権にかいて同時に各立理エピタキシャル81 信城の立城 散層 6 上の絶象膜を窓路し、オーミッタ電響9 と してのMをそれぞれ業者する。

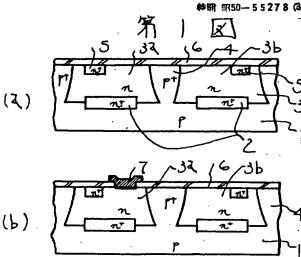
とのようだして製造された単導体設置にかいて 第1の課題金属▼の形成された領域は原方向電圧 ▼』の大きい8BD」として、第2の際差金属8の 形成された領域は▼』の小さい8BD」としてそれ・ ぞれに動作する。 以上実施例により述べたととを本発明によれば 下記の環由でその目的が達成できる。

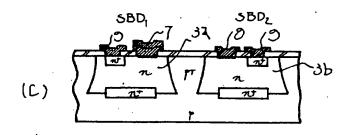
第 5 個 のグラフに示すようにM-n 題 B_1 の 原 方向 V_p は、M の V_p は、M の V_p の V_p は V_p な V_p は V_p な V_p の V_p な V_p の V_p な V_p の V_p の V_p の V_p な V_p の V_p の

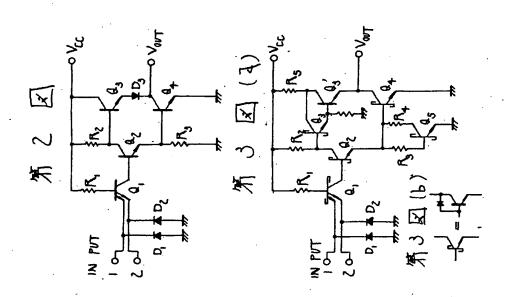
敢配突落例で向工器かよび向工器でそれぞれシンターを行つたが、向工器でのシンターは必しも 要求されない。

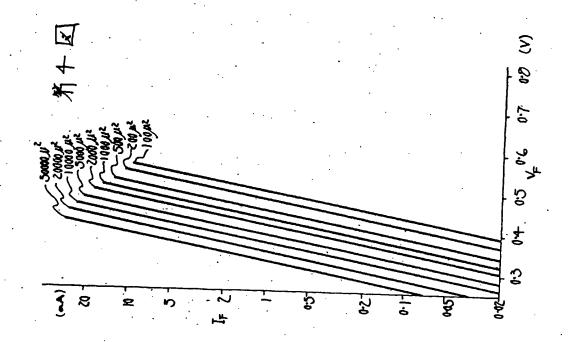
本発明はシンター処理によつて展方向電圧マッ が低下する他の場合にも適用でき、またシンター 処理によつてマッ が変化する障礙金異形成の全て の場合に適応できる。

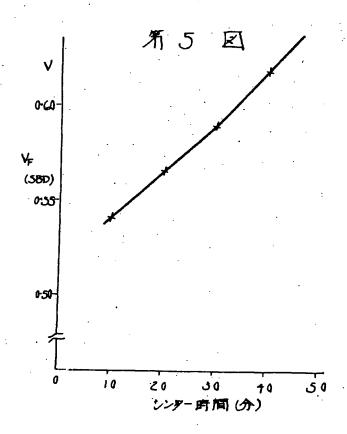
配面の簡単な説明













節記以外の発明者、特許出顧人または代理人